



明德扬
科技·教育

点拨 · FPGA之 for循环的使用

点透学习误区 拨出设计精髓

主 讲：潘文明

明德扬科教



QQ群: 97925396

官 网: <http://www.mdy-edu.com>

淘 宝: <http://mdy-edu.taobao.com>

示例

```
always @(posedge clk or negedge rst_n)begin
    if(rst_n==1'b0)begin
        din <= 0;
    end
    else begin
        for(i==0;i<2;i=i+1)begin
            if(din_vld[i])
                din[i] <= 1'b1;
            else
                din[i] <= 1'b0;
        end
    end
end
end
```

1. 先执行din[0]，再执行din[1]？
2. 不要从语法上理解for循环！
3. 如何理解？要从电路上理解！

示例

```

always @(posedge clk or negedge rst_n)begin
    if(rst_n==1'b0)begin
        din <= 0;
    end
    else begin
        for(i==0;i<2;i=i+1)begin
            if(din_vld[i])
                din[i] <= 1'b1;
            else
                din[i] <= 1'b0;
        end
    end
end
end

```

```

always @(posedge clk or negedge rst_n)begin
    if(rst_n==1'b0)begin
        din <= 0;
    end
    else begin
        if(din_vld[0])
            din[0] <= 1'b1;
        else
            din[0] <= 1'b0;

        if(din_vld[1])
            din[1] <= 1'b1;
        else
            din[1] <= 1'b0;
    end
end
end

```

示例

```

always @(posedge clk or negedge rst_n)begin
    if(rst_n==1'b0)begin
        din <= 0;
    end
    else begin
        if(din_vld[0])
            din[0] <= 1'b1;
        else
            din[0] <= 1'b0;

        if(din_vld[1])
            din[1] <= 1'b1;
        else
            din[1] <= 1'b0;
    end
end
end

```

```

always @(posedge clk or negedge rst_n)begin
    if(rst_n==1'b0)begin
        din[0] <= 0;
    end
    else begin
        if(din_vld[0])
            din[0] <= 1'b1;
        else
            din[0] <= 1'b0;
    end
end
always @(posedge clk or negedge rst_n)begin
    if(rst_n==1'b0)begin
        din[1] <= 0;
    end
    else begin
        if(din_vld[1])
            din[1] <= 1'b1;
        else
            din[1] <= 1'b0;
    end
end
end

```

总结：for作用是复制代码。

理解：将代码展开，再看展开后电路

练习1

```
always @(posedge clk or negedge rst_n)begin
    if(rst_n==1'b0)begin
        data <= 0;
    end
    else begin
        data[0] <= din;
        data[1] <= data[0];
        data[2] <= data[1];
        data[3] <= data[2];
    end
end
```

1. 找规律
2. 一般: $\text{data}[i] \leq \text{data}[i-1]$
3. 例外: $i=0$ 时

```
always @(posedge clk or negedge rst_n)begin
    if(rst_n==1'b0)begin
        data <= 0;
    end
    else begin
        for(i=0;i<4;i=i+1)begin
            if(i==0)
                data[i] <= din;
            else
                data[i] <= data[i-1];
        end
    end
end
```

练习2

```

always @(posedge clk or negedge rst_n)begin
    if(rst_n==1'b0)begin
        data <= 0;
    end
    else begin
        data[ 3: 0] <= din;
        data[ 7: 4] <= data[ 3:0];
        data[11: 8] <= data[ 7:4];
        data[15:12] <= data[11:8];
    end
end

```

1. 括号范围与i联系起来
2. 高边界是以4递增， $4*i$ ； $i=0$ ，为3，所以 $4*(i+1)-1$
3. 底边界，总是比高边界少4

```

always @(posedge clk or negedge rst_n)begin
    if(rst_n==1'b0)begin
        data <= 0;
    end
    else begin
        for(i=0;i<4;i=i+1)begin
            if(i==0)
                data[4*(i+1)-1 -:4] <= din;
            else
                data[4*(i+1)-1 -:4] <= data[4*i-1 -:4];
        end
    end
end

```

明德扬科教



QQ群: 97925396

官 网: <http://www.mdy-edu.com>

淘 宝: <http://mdy-edu.taobao.com>



Thank You !

