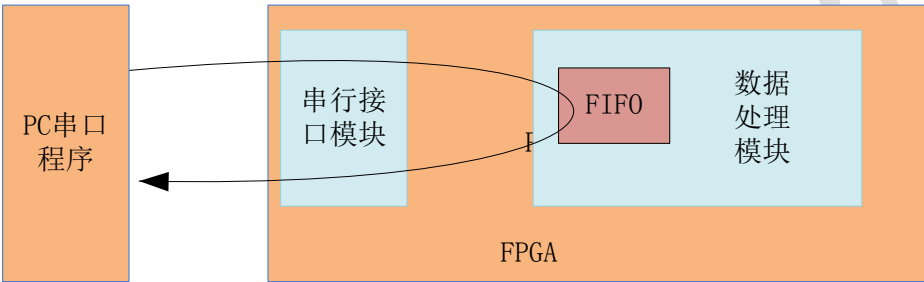


串口指令控制 FIFO 环回功能练习说明

一、 练习内容及要求

本练习实现串口环回功能，并通过练习，认识上位机和 FPGA 交互指令的使用。



其具体功能如下：

- FPGA 内部有一个可保存 128 字节的 FIFO；
- 上位机按以下格式发送指令：1 字节的类型(type)+1 字节的数据(data)。注意，每次发送必须是两个字节一起发送。
- 如果 type 为 0，则将 data 写到 FIFO 中。如果 type 为 1，则后面的 data 无效，同时模块将 FIFO 保存的个数返回给上位机。如果 type 为 2，则后面的 data 无效，同时读取 FIFO 内 1 个数据，并返回给上位机，如果 FIFO 本身没有数据，则不返回。如果 type 为其他，则 data 无效，同时模块无任何操作。

该串行接口的参数如下：

波特率：9600；无校验位。数据位：8 位；停止位：1 位；按十六进制发送接收。

二、 信号列表

信号名	I/O	位宽	说明
clk	I	1	时钟，50M
rst_n	I	1	复位信号
rx_uart	I	1	串行接口的输入信号

tx_uart	O	1	串行接口的输出信号
---------	---	---	-----------

三、学习建议

- 1、按照功能要求，思考、设计出代码并上板验证。
- 2、学习配套的设计思路视频，找出自己思路的异同，选择较好的思路
- 3、按照最新的设计思路，再实现一次