

chipscope 练习 5 说明

明德扬科技教育有限公司

官 网: www.mdyl-edu.com

淘 宝: mdyl-edu.taobao.com

QQ 群: 97925396

QQ 咨询: 158063679

一、 练习内容及要求

请下载本练习的工程。

本工程实现如下功能：工程包含两个模块，`signal_5_gen` 和 `signal_5`。
`signal_5_gen` 随机生成数据 `dout`，并且输出有效指示信号 `dout_vld` 亦随机。

当 `dout=47` 或者 `dout_vld` 为 1 时，`signal_5` 模块的输出信号 `cnt` 加 1，并且 `cnt_vld` 输出有效指示。

但本工程实现 `signal_5` 模块时有错误，请用 `chipscope` 捕捉该错误。

注：本题有三个错误。

二、 信号列表

信号名	I/O	位宽	说明
Clk	I	1	时钟，50M
rst_n	I	1	复位信号
cnt_vld	O	1	输出有效指示信号
cnt	O	8	输出计数器值。

三、 学习建议

- 1、 按照自己的理解，捕捉该错误并指出来。