

明德扬科技教育有限公司

FIFO 练习 2 说明

官 网: www.mdy-edu.com

淘 宝: mdy-edu.taobao.com

QQ 群: 97925396

QQ 咨询: 158063679

一、练习内容及要求

本练习实现一个包文对比模块。该模块具有如下功能：

- 1) 模块内部包含一个同步 FIFO，该 FIFO 数据位宽 8bit，深度是 1024，有 `usedw`、`empty` 等指示信号。该 FIFO 用于保存输入数据 `data_raw`。
- 2) 如果内部 FIFO 快满时（`usedw`≥1000）时，仍然有数据要写入，为了防止 FIFO 溢出，丢弃该数据，不再写入 FIFO。同时，`err_flag=1`。
- 3) 输入数据 `data_cmp` 有效，则从 FIFO 中读取一个数据，判断从 FIFO 读取的数据是否与 `data_cmp` 相同。如果不同，输出信号 `err_flag=1`。
- 4) 如果输入数据 `data_cmp` 有效，但当前 FIFO 是空的，则输出信号 `err_flag=1`。

二、信号列表

信号名	I/O	位宽	说明
<code>rst_n</code>	I	1	复位信号
<code>clk</code>	I	1	工作时钟
<code>data_raw</code>	I	8	输入的原始数据
<code>data_raw_vld</code>	I	1	输入的原始数据有效指示信号
<code>data_cmp</code>	I	8	对比数据
<code>data_cmp_vld</code>	I	1	对比数据有效指示信号
<code>err_flag</code>	O	1	输出的错误指示信号

三、学习建议

- 1、按照功能要求，思考、设计出代码。
- 2、编写测试文件，对代码进行仿真。建议至少仿真如下几种情况：
 - a FIFO 溢出的情况；
 - b `data_cmp` 有效，但 FIFO 为空的情况；
 - c 数据对比不相同的情况；
- 3、学习配套的设计思路视频，找出自己思路的异同，选择较好的思路
- 4、按照最新的设计思路，再实现一次