

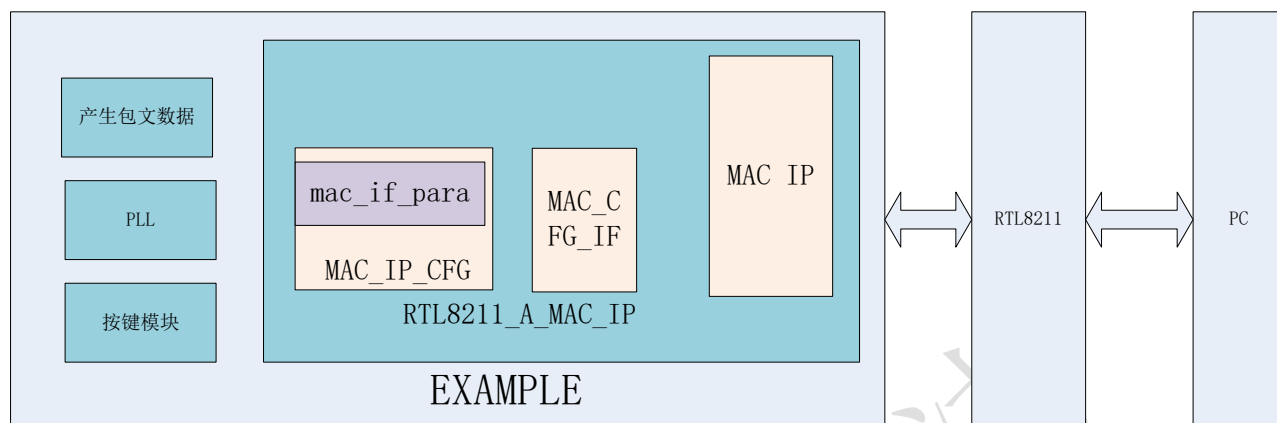
# 千兆网接口调试

## 明德扬科技教育有限公司

官 网：www.mdy-edu.com

淘 宝：mdy-edu.taobao.com

QQ 群：97925396



本工程主要实现以下三个功能

1. 初始化 MAC IP。按下按键后，开始对 MAC IP 进行初始化。相关模块是：按键模块、MAC\_IP、MAC\_CFG\_IF、MAC\_IP\_CFG 和 mac\_if\_para。
2. TX 方向：初始化完成后，自动产生 MAC 层包文，经过 MAC IP 经过数据链路层处理后，将包文发给 PHY 芯片 RTL8211；PHY 芯片经过 PHY 层处理后再传给 PC；PC 使用 wireshark 软件采集包文观察。相关模块和器件是：产生包文数据、MAC\_IP、RTL8211、PC
3. RX 方向：PC 发广播包文给 PHY 芯片；PHY 芯片经过 PHY 层处理后送给 FPGA；FPGA 受到后经过数据链路层处理后，用 SIGNALTAP 观测最后的信号。相关模块和器件是：PC、RTL8211、MAC\_IP 和 EXAMPLE。

MAC IP 的主要功能

TX 方向进来的包文

目的 MAC (6 字节)	源 MAC (6 字节)	类型 (2 字节)	数据
------------------	-----------------	--------------	----

TX 方向出来的包文

前导码 (8 字节)	目的 MAC (6 字节)	源 MAC (6 字节)	类型 (2 字节)	数据	校验码 (4 字节)
---------------	------------------	-----------------	--------------	----	---------------

1. 前导码是 7 个 55+1 个 D5。检验码就是 32CRC 运算，IP 核自己实现。请看：

<http://baike.baidu.com/item/以太网帧格式>

2. RX 方向与 TX 方向相反。
3. RX 方向会检查目的 MAC。

下面是各个模块的功能概念

第一层	第二层	第三层	第四层	实现功能
FPGA 工程 EXAMPLE	<ol style="list-style-type: none"> <li>1. 初始化 MAC IP。按下按键后，开始对 MAC IP 进行初始化。</li> <li>2. TX 方向： 初始化完成后，自动产生 MAC 层包文，经过 MAC IP 经过数据链路层处理后，将包文发给 PHY 芯片 RTL8211；PHY 芯片经过 PHY 层处理后再传给 PC；PC 使用 wireshark 软件采集包文观察。</li> <li>3. RX 方向： PC 发广播包文给 PHY 芯片；PHY 芯片经过 PHY 层处理后送给 FPGA；FPGA 受到后经过数据链路层处理后，用 SIGNALTAP 观测最后的信号。</li> </ol>			
	PLL	产生 2 个时钟：125M 和 100M。 <ol style="list-style-type: none"> <li>1. 125M 是 MAC IP 的主要工作时钟，是 MAC IP 的 TX 方向模块的工作时钟。</li> <li>2. 100M 是用户侧时钟，即除 IP 核外，FPGA 其他部分的工作时钟。包括配置、从 IP 数据，往 IP 发数据都用 100M。</li> <li>3. 另外，MAC IP RX 侧的时钟，是来自于 PHY 的，不是来自于 PLL。PHY 从网络中恢复成 125M 时钟，然后给 FPGA。</li> <li>4. MAC IP 核必须使用 125M，因为接口是 8 比特，所以总速率可为 125M*8=1G。</li> </ol>		
	按键模块	<ol style="list-style-type: none"> <li>1. 对按键进行消抖处理。</li> <li>2. 按下按键后，开始对 MAC IP 进行初始化。</li> </ol>		
	产生包文数据	<ol style="list-style-type: none"> <li>1. 设计者本意是，每隔一段比较长的时间，产生一个几百字节范围的包文，数据递增的广播包文。</li> <li>2. 产生的包文是 MAC 层的，请参考 MAC 格式。注意的是，此层主要是满足目的 MAC，可以先为全 1，即广播包文。因为电脑那边只接收目的 MAC 跟自</li> </ol>		

		已匹配的或者广播包。其他包文都丢弃。		
	RTL8211_A_M AC_IP	<ol style="list-style-type: none"> <li>对 MAC IP 进行初始化，初始化流程，请参考《Triple-Speed Ethernet MegaCore 手册》第 93 页开始的内容。</li> <li>将 TX、RX 等信号连接起来。</li> </ol>		
		MAC_IP	<ol style="list-style-type: none"> <li>实现数据链路层协议。我们直接调用 IP 核来实现。</li> <li>IP 核的参数，选择 MAC 层，不包括 PCS 的；总线选择 32 比特；其他默认。如果不会设置，建议就先用着先，这里不会有问题。</li> <li>TX 方向，此层实现的功能大概是：在原包文前面加上 7 个 55 和 1 个 D5，在原包文后面加上 4 字节的 FCS。RX 方向则相反。</li> <li>MAC IP 的结构图，请看《Triple-Speed Ethernet MegaCore 手册》P97 页内容。</li> </ol>	
		MAC_CFG_IF	<ol style="list-style-type: none"> <li>接口时序转换。由于 MAC IP 的配置接口时序较复杂，而 MAC_IP_CFG 的命令较简单，在这里要转换一下。</li> </ol>	
		MAC_IP_CFG	<ol style="list-style-type: none"> <li>实现 MAC IP 流程化流程的控制。</li> <li>当按下按键后，开始进行初始化配置。将 mac_if_para 列出的所有寄存器，逐一进行配置，并按要求产生读、写命令和等待操作。</li> </ol>	
			mac_if_para	<ol style="list-style-type: none"> <li>参考《Triple-Speed Ethernet MegaCore 手册》第 93 页而撰写的配置表。</li> <li>注意配置表中的高 3 比特控制位，分别是{读，写，等}指令。100 表示只读；010 表示只写；001 表示只等待；110 表示先写后读；其他不准用。</li> <li>正常调试流程，先读一个寄存器，确认读功能正确；再写一个寄存器后读出来，确认写功能正确；所有寄存器写一个读一个，确保所有都正确；全部只写，快速进行配置。</li> </ol>

				4. 寄存器只关心 COMMAND 寄存器，并只关心复位、TX 使能、RX 使能，其他可不用关心。
RTL8211	1. 实现 PHY 层的协议，不用关心实现细节，只要数据正确，就能正常工作。 2. 和 FPGA 相连的是 GMII 接口，请看管脚定义，并配置好管脚。注意管脚配置的正确性，这里摔跟头的最多了。务必搞清楚每个管脚的意思。请看《Triple-Speed Ethernet MegaCore 手册》P97 页内容。 3. 特别注意 RX_CLK 和 TX_CLK 有没有。 4. 特别注意 RTL8211 的复位管脚，千万别复位住了。 5. GMII 之间传输的包文，是前导码+MAC 层包文+校验码。前导码是 7 个 55 和 1 个 D5。校验码是 4 个字节，MAC IP 会算好的。			
PC	1. PHY 芯片和 PC 用网线连接好后，PC 的本地网络连接显示连接了，可能会显示无法识别，但只要显示连接了，并且速率是 1000M 或 1G 字样的，那说明成功。 2. 使用 wireshark 软件采集本网络端口的包文。如果包文在几百字节，有规律增加，包文数据递增的，就是 FPGA 发送过来的包文。注意 PC 只接收目的 MAC 与自己相同和广播包文，其他过滤。 3. 使用小兵测试软件发送广播包文给 FPGA，注意是广播包，否则 FPGA 是过滤掉的。			

### 练习要求

1. 本练习已经提供一个初步编写好的工程 00 rtl8211\_a\_mac\_ip\_exec.zip。注意，这个工程有错误，而且是任何地方都有可能错误。
2. 调试顺序：要清楚要实现的功能及工程结构；再编译工程，解决所有错误；再实现初始化配置；然后是 TX 方向；最后是 RX 方向。
3. 注意：不要没有目的去看资料，特别是 IP 核的手册，如果没有经验，那是看不懂的。一定要以实现功能为目标，遇到问题解决问题。就像开车一样，没有必要去了解车的结构，你只要会开车就行了。
4. 注意：按调试顺序做，遇到不懂的再解决。
5. 本练习提供了《01 千兆网工程 TX 方向定位思路.docx》，《02 千兆网工程 RX 方向定位思路.docx》，请按定位逐步去定位。

6. 有不理解的地方，请用文档记录下来，收集后一起问。不要 QQ 一问一答。

明德扬至简设计法